

シーケンス図を用いたモデル検査手法の提案

フェリカネットワークス株式会社 後藤 隼 氏 Junji.Goto@FeliCaNetworks.co.jp

開発における問題と課題

問題 タイミングに依存する再現性の低い不具合を開発工程の上流で効果的に検出することが困難であること

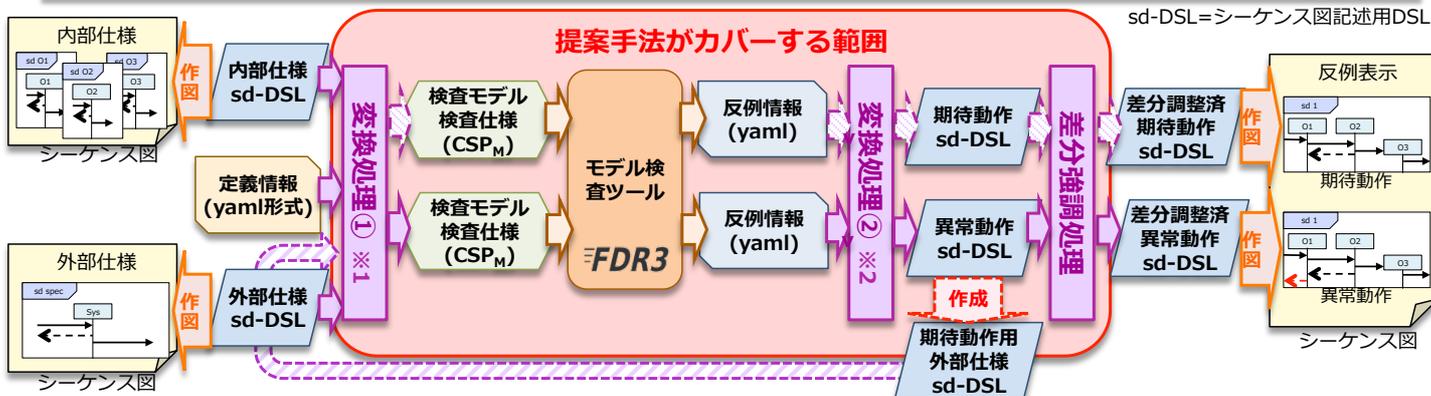
課題 モデル検査による網羅的な検証が有効だが、モデル検査ツールを利用するには学習コストがかかること → 人材の安定確保が困難

提案手法の適用による解決

アプローチ 振る舞いを表現する設計ツールとして広く利用されているシーケンス図を用いてモデル検査を実施できるようにする

実装 モデル検査ツールへの入力であるシーケンス図DSLから検査モデル・検査仕様へ変換し、出力である反例をシーケンス図に変換し、期待動作と異常動作の差分を強調するツールを実装した

提案手法の概要と実装したツール



※1 変換処理① = 外部仕様・内部仕様(sd-DL)から検査モデル・検査仕様(CSP_M)への変換処理
 ※2 変換処理② = 反例情報(yaml)からsd-DLへの変換処理

業務で検出した不具合事例への適用

